

Injection de flux non-critiques dans l’Avionics Full-Duplex switched Ethernet

Oana Hotescu, Katia Jaffrès-Runser, Jean-Luc Scharbarg and Christian Fraboul
Institut de Recherche en Informatique de Toulouse, Université de Toulouse, INPT,
2 rue Charles Camichel, 31300 Toulouse, France
Email : {oana.hotescu, kjr, jean-luc.scharbarg, christian.fraboul}@enseeiht.fr

Résumé—Le réseau de communication Avionics Full-Duplex Switched Ethernet (AFDX) a été conçu pour transporter uniquement des flux temps-réels échangés par les applications critiques de contrôle commande de l’avionique. Des méthodes de certification ont été développées pour garantir une borne sur les délais de communication de bout-en-bout. Il a été montré que cette garantie passe par une sous-utilisation de la bande passante du réseau. Cet article propose une première solution pratique pour exploiter cette bande passante restante en faisant passer du trafic non-critique entre les émissions de trames temps-réelles. L’idée de base est d’insérer des flux Ethernet supplémentaires de priorité inférieure aux flux critiques dans le réseau et de leur fournir différents niveaux de qualité de service. Bien entendu, cet ajout se doit d’être transparent pour les flux temps-réels. Différentes politiques de service, appliquées au niveau des *end systems* (interfaces réseau) et des commutateurs, peuvent assurer de telles fonctionnalités. Cet article propose une politique d’injection des trames non temps-réelles dans le réseau qui repose sur une table d’ordonnement des flux critiques. Bien entendu, par construction, cette table garantit la transmission pire-cas des flux temps-réels. Nous montrons que cette table permet à la fois de limiter l’augmentation en moyenne des délais de bout-en-bout des flux temps-réels, mais aussi de réduire la gigue des flux non temps-réels. Pour cela, nous mesurons la distribution des délais de bout-en-bout des flux sur une configuration industrielle représentative d’un réseau AFDX déployé dans un A350. Ces premiers résultats montrent qu’il est possible de limiter la gigue sur les flux non temps-réels, ce qui permet d’envisager un envoi de flux audio ou vidéo sur le réseau AFDX dans un futur proche.

I. INTRODUCTION

A. Réseau Ethernet avionique

Le réseau Avionics Full Duplex switching (AFDX) fait partie de la famille des protocoles Ethernet commutés temps-réels et suit la norme ARINC664 Part 7 [1]. Plusieurs protocoles, tels que TTEthernet [2], Ethernet AVB (Audio Video Broadcasting [3]) et son évolution récente appelée TSN (Time Sensitive Networking [4]) permettent de transporter des flux avec différents niveaux de qualité de service. Ils offrent tous un service de transport temps-réel en ordonnant les flux critiques grâce à une synchronisation fine des éléments actifs du réseau (interfaces et commutateurs). En plus des flux critiques, il est possible d’émettre avec ces technologies des flux à débit garanti et des flux sans contraintes temporelles (best effort). La norme ARINC664 Part 7 ne prévoit que l’émission de flux critiques mais avec une contrainte forte : la non-synchronisation du réseau. En effet, il est interdit pour des raisons de sûreté de fonctionnement de déployer un système

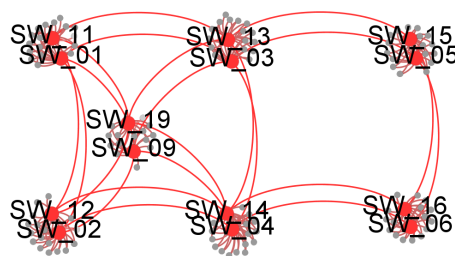


FIGURE 1: Exemple d’une topologie de réseau AFDX typique d’un A350. Les commutateurs sont représentés par les sommets en rouge, les autres nœuds représentant les *end systems*

centralisé dans le domaine de l’avionique civile.

La technologie AFDX est actuellement déployée dans la majorité des avions civils produits depuis le début des années 2000 et l’avènement de l’A380 d’Airbus. Un écosystème industriel complexe a été créé autour de cette technologie pour permettre de concevoir, prototyper et certifier ces réseaux de manière efficace. Bien que des solutions alternatives soient étudiées, ce protocole restera utilisé dans l’industrie pendant les décennies à venir. Cette étude se place dans le contexte où on souhaite injecter des flux non-critiques dans ce réseau temps-réels afin de mieux exploiter la bande passante sans avoir à changer de technologie.

AFDX est un réseau Ethernet commuté où les cartes d’interface réseau (appelés *end systems*) peuvent émettre uniquement des trames qui suivent un chemin virtuel (*Virtual Link* ou VL) prédéfini. Un VL est défini par les tailles minimale et maximale des trames émises et par une durée de BAG (*Bandwidth Allocation Gap*). Le BAG exprime la durée minimale qui sépare deux trames consécutives du VL. Ainsi, une bande passante donnée est associée à un VL. Les durées de BAG sont choisies dans un ensemble de {1, 2, 4, 8, 16, 32, 64, 128} millisecondes. Les commutateurs AFDX sont configurés statiquement avec les routes unicast ou multicast empruntées par les VL. Pour chaque port de sortie, deux files d’attente avec différents niveaux de priorité sont établies.

La Figure 1 représente un exemple de réseau similaire à celui déployé sur un avion A350. Il est composé de 126 *end systems* interconnectés par deux réseaux AFDX redondants composés de 7 commutateurs chacun. Les *end systems* génèrent 1106 VL.

B. Difficultés

AFDX est un réseau temps-réel dur car le délai de bout-en-bout entre les *end systems* communicants peut être borné. Les flux transmis sur un réseau AFDX sont générés par différents *end systems*. Il n’y a pas de synchronisation entre les *end systems*, mais chaque *end system* planifie les flux qu’il transmet. Dans le cas où un VL a comme destination plusieurs *end systems*, on peut calculer une borne sûre sur le délai de bout-en-bout pire-cas pour chaque destination (c’est-à-dire pour chaque chemin du VL). Les méthodes existantes d’analyse pire-cas ne prennent pas en compte l’ordonnancement réalisé par les *end systems*. Les configurations industrielles sont certifiées à l’aide du calcul réseau [5], mais d’autres méthodes peuvent être utilisées pour obtenir des bornes plus proches du délai pire-cas réel [6]. Certaines d’entre eux introduisent le concept des décalages (*offsets*) pour modéliser la synchronisation locale de tous les VL émis par le même *end system*. Il est bien entendu primordial de garantir la transmission en temps des trames avioniques, mais cette certitude intervient au prix d’une sous-utilisation importante de la bande passante du réseau.

Notre objectif global est de montrer qu’il est possible de profiter de cette bande passante résiduelle pour insérer des flux supplémentaires de criticité inférieure dans le réseau. Notre objectif est même de pouvoir fournir des garanties temps-réel souples à une partie de ces flux. Pour parvenir à un tel résultat, il est nécessaire de définir des politiques d’injection des trames et d’ordonnancement dans les commutateurs qui *i*) respectent la borne pire-cas sur les délais de bout-en-bout des flux critiques, *ii*) minimisent la gigue des flux critiques et *iii*) permettent de fournir plusieurs niveaux de qualité de service aux autres flux Ethernet.

II. MOTIVATION

La motivation provient de l’industrie aéronautique. Les flux Ethernet supplémentaires ciblés porteraient des flux vidéo en direct ou du trafic de type Voix sur IP (VoIP). Les flux vidéo proviennent des caméras situées à différents endroits de l’avion alors que les flux VoIP transportent des messages du personnel navigant. Actuellement, ces flux sont transportés par des réseaux dédiés, en partie analogiques. Cette solution est économiquement inefficace car elle nécessite des déploiements dédiés sur les lignes d’assemblage et de maintenance, et introduisent un poids supplémentaire à transporter. Avec un tel déploiement de flux à qualité de service (QoS) sur AFDX s’avère possible, il assurera la pérennité du réseau AFDX à moindre coût.

III. DÉFINITION DU PROBLÈME

L’idée centrale de ce premier travail consiste à comparer deux politiques de service différentes en mesurant leur impact sur la distribution des délais de bout-en-bout par simulation. Ces deux politiques sont comparées à une stratégie FIFO sans QoS, dans laquelle toutes les trames, qu’elles soient critiques ou non, sont ajoutées dans une seule file d’attente FIFO au niveau des *end systems* et aux ports de sortie des commutateurs.

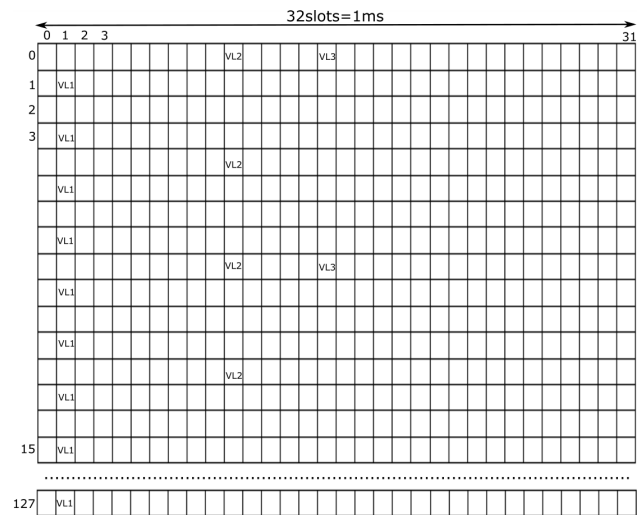


FIGURE 2: Répartition des VLs dans la table d’ordonnancement. Les VLs représentés ont des BAGs de {2, 4, 8}ms.

Les deux politiques de service présentées ci-dessous utilisent l’ordonnancement de type Static Priority Queuing (SPQ) aux ports de sortie des commutateurs. SPQ est une politique de service qui respecte strictement les priorités des trames. Ainsi, chaque fois que le lien de sortie est disponible, la trame en attente de plus haute priorité est émise. La priorité élevée est attribuée aux VL avioniques et la priorité faible aux flux Ethernet non-critiques. La procédure FIFO est appliquée pour les trames ayant la même priorité. Les deux politiques diffèrent par l’algorithme d’ordonnancement utilisé localement dans les *end systems*. La politique d’ordonnancement au niveau des *end systems* est uniquement appliquée aux VL et aux flux partageant le même *end system* source. Les deux politiques de service sont introduites par la suite.

A. Ordonnancement SPQ

Dans cette politique, les flux et les VLs sont émis dans un *end system* en utilisant le même algorithme d’ordonnancement à priorité statique (2 niveaux) que celui utilisé sur les ports de sortie des commutateurs.

B. Table d’ordonnancement

Cette politique a été conçue pour atténuer la gigue des flux temps-réel. La table d’ordonnancement est composée de slots de $31.25\mu\text{s}$. Toute la durée de la table est de 128ms, ce qui conduit à 4096 slots. Elle peut être représentée par un tableau de 128 lignes de 1 ms, chaque ligne contenant 32 slots. Les VL AFDX sont attribués à un ensemble de slots en fonction de leur durée de BAG : un VL obtient un slot exactement chaque BAG ms. La Figure 2 représente un exemple de table d’ordonnancement. Dans cet exemple, les VLs sont caractérisés par des BAGs de {2, 4, 8}ms et la répartition des slots se fait comme suit : *VL1* peut obtenir les slots de la colonne 1 des lignes 1, 3, 5, ..., 127, *VL2* se place dans les slots de la colonne 10 des lignes 0, 4, 8, ..., 124 et *VL3* peut recevoir les slots de la colonne 16 des lignes 0, 8, 16, ...,

120. Cet ordonnancement garantit que les trames d'un VL quittent le *end system* à des dates multiples de son BAG, ce qui atténue complètement la gigue du VL à l'émission. De cette façon, une trame VL ne peut subir qu'un retard supplémentaire due à l'attente aux ports de sortie des commutateurs en raison de l'interférence avec d'autres trames VL.

En utilisant cette table d'ordonnancement, un *offset* fixe peut être défini pour chaque démarrage de VL. Dans l'exemple précédent, ce décalage est de $\{1031.25, 312.5, 468.75\} \mu s$. Comme le montrent les travaux antérieurs, ces *offsets* peuvent être comptabilisés dans l'analyse pire cas du délai [7]. On a même montré que par l'utilisation des *offsets*, des bornes moins pessimistes sont calculées car le trafic peut être réparti de façon à réduire les arrivées simultanées aux ports de sortie des commutateurs.

Aucun slot n'est attribué aux flux Ethernet. Les trames Ethernet sont stockées dans une file d'attente FIFO. Une trame Ethernet est envoyée s'il reste suffisamment de temps pour le faire, c'est-à-dire sans qu'elle ne retarde l'émission de la prochaine trame critique programmée dans la table. S'il n'y a pas assez de temps pour envoyer la trame Ethernet, la trame attend le prochain intervalle suffisamment long dans la table. Cette fonctionnalité évite que les VL ne soient retardés par les émissions continues de trames Ethernet. Cet ordonnancement de la table rappelle les politiques d'ordonnancement implémentées dans TSN [4]. Nous rappelons qu'un tel ordonnancement n'est pas réalisé au niveau des ports de sortie des commutateurs (SPQ y est utilisé). Ainsi, la synchronisation réseau du réseau n'est pas nécessaire, ce qui est conforme aux exigences de sûreté de l'avionique civile.

IV. MÉTHODES ET RÉSULTATS

ID du lien	Nœud source	Nœud destination	Nombre de	
			Ethernet	VLs
1	SW_11	CDAU_1	3	88
2	SW_11	SW_19	3	51
3	SW_11	SW_13	3	36
4	SW_13	DU_UP_CTR	6	90
5	SW_13	SW_15	4	77
6	SW_15	SW_16	4	118
7	SW_15	DU_OUT_CAPT	6	88
8	SW_16	DU_OUT_FO	4	89
9	SW_19	CDAU_9	5	99

TABLE I: Liens congestionnés partagés par les flux VL et Ethernet. Tous les liens contiennent des VL de BAGs de $\{8, 16, 32, 64, 128\}$ ms, seul le lien 1 contient également un VL de BAG de 2ms.

A. Étude par simulation

Notre principal problème est de mesurer la distribution de délai de bout-en-bout pour les flux Ethernet non critiques dans le temps par rapport à différentes stratégies d'ordonnancement. Nous mesurons également cette distribution pour les VL temps-réel. Cette distribution n'est pas destinée à mesurer

le délai pire cas des flux temps-réel. Nous recherchons le comportement moyen des délais de bout-en-bout des trames VL pour mettre en évidence l'impact de nos politiques d'ordonnancement sur la gigue. Comme mentionné précédemment, les bornes supérieures du délai peuvent être dérivées par l'analyse pire cas pour les stratégies d'ordonnancement testées.

Les résultats suivants ont été obtenus avec notre propre simulateur AFDX développé avec OMNeT++. OMNeT++ est un environnement de simulation à événements discrets en C++ qui permet la modélisation et la simulation des composants et des communications du réseau. Notre simulateur modélise les principaux paramètres de l'AFDX (routage des liens virtuels, files d'attente, latence de la commutation, etc.) et est capable de simuler une demie seconde d'exécution de la configuration A350 complète en 5 minutes sur un ordinateur portable personnel.

B. Flux Ethernet

En plus des flux avioniques, nous générons des flux Ethernet pour lesquels nous avons défini des chemins spécifiques dans les commutateurs afin de créer de la congestion sur certains liens. Ces flux Ethernet ne sont pas contraints par une valeur de BAG. Dans nos simulations, 6 flux Ethernet ont été ajoutés à la configuration A350 de la Figure 1. Ces flux ont été ajoutés à des liens où le trafic avionique est relativement important. Les VLs sélectionnés se caractérisent par une valeur de BAG comprise entre 16 ms et 64 ms et une longueur maximale de trame de 350 octets. Dans nos simulations, les trames VL sont générées périodiquement avec une période de génération de trame d'au moins le BAG. Le tableau III énumère pour chaque liens congestionné le nombre de flux de chaque type qu'il transporte. Tous les paramètres AFDX proviennent d'un déploiement représentatif fourni par l'un des principaux fabricants de l'aéronautique.

La longueur de la trame Ethernet est fixée à 1500 octets, le débit réseau à 100 Mbits/s et le délai de commutation à $2 \mu s$. Pour cet ensemble de paramètres, la durée de la simulation est établie à 5 secondes. Les résultats Ethernet sont présentés pour les premières 10000 trames Ethernet arrivées à leur destination. Comme nous nous sommes intéressés à des services autres de type VoIP et vidéo, nous avons modélisé le trafic Ethernet avec une distribution Poisson. Plusieurs simulations ont été lancées pour différentes espérances de la loi de Poisson. Cette variation permet d'établir l'impact de la charge des flux Ethernet sur latence moyenne de bout-en-bout et la gigue des flux VLs et Ethernet. Dans ce qui suit, nous montrons les résultats pour une charge totale proche de la saturation des liens qui est équivalent à des flux Ethernet envoyant ~ 8000 trames/s ou à une espérance de Poisson de 125 ms.

C. Premiers résultats

Les tableaux II et III montrent des statistiques sur le délai de bout-en-bout des trames Ethernet pour les trois politiques de service et la Figure 3 représente la distribution du délai de bout de bout des VLs. Les VLs ont été générés à l'instant 0

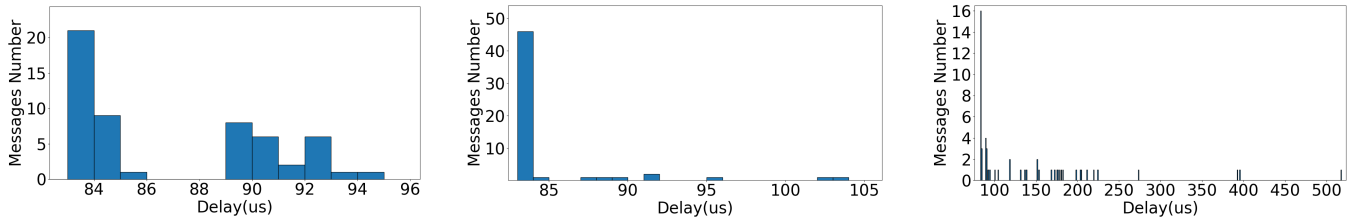


FIGURE 3: Délai de bout-en-bout du trafic AFDX avec un taux moyen de Poisson de 0.125ms pour la table d'ordonnement AFDX (à gauche), SPQ (au centre) et FIFO (à droite)

Délai (μs)	Table	SPQ	FIFO
≥ 300	10000	10000	10000
≥ 400	5004	5231	5026
≥ 500	2189	2299	2183
≥ 600	952	956	922
≥ 700	404	413	392
≥ 800	185	190	174
≥ 900	82	89	85
≥ 1000	35	39	37
≥ 1100	11	20	19
≥ 1200	4	8	7
≥ 1300	2	4	3
≥ 1400	0	1	1

TABLE II: Fonction de répartition cumulative complémentaire du délai de bout-en-bout des trames Ethernet pour la table d'ordonnement, SPQ et FIFO.

et la première trame est envoyée une fois que la durée d'un BAG s'est écoulée (c'est-à-dire que nous avons un offset d'un BAG ici). Dans cette configuration spécifique du réseau, le délai de bout-en-bout minimal que peut connaître une trame VL de 330 octets est de $84\mu s$. On observe dans la Figure 3 que les trames VLs ne présentent pas la même gigue. Sans surprise, la stratégie FIFO introduit la gigue maximale. Par contre, SPQ présente une gigue maximale plus importante ($20\mu s$) que la table d'ordonnement ($10\mu s$). Néanmoins, pour la table, plus de trames présentent de la gigue que pour SPQ. En observant la distribution des trames Ethernet non critiques sur le tableau II, on observe une queue plus longue pour SPQ : les trames Ethernet attendent moins longtemps avec la table qu'avec SPQ. Ces résultats sont prometteurs et montrent qu'il sera possible, avec la table d'ordonnement d'à la fois calculer un pire-cas pour les flux VLs avec [7], limiter leur gigue et vraisemblablement réduire la gigue des flux non critiques en allouant consciencieusement les slots de la table.

V. CONCLUSION

Dans ce papier nous avons introduit des flux Ethernet supplémentaires dans le réseau AFDX et nous avons étudié la distribution du délai de bout-en-bout pour les flux avioniques critiques et pour les trames Ethernet en utilisant différentes stratégies d'ordonnement au niveau des *end systems*. À

	Table	SPQ	FIFO
Trames envoyées	10000	10000	10000
Délai minimum (μs)	364	364	364
Trames reçues avec délai minimum	4996	4974	4769
Délai maximum (μs)	1371.8	1444.2	1444.2
Délai moyen (μs)	445.52	448.90	445.17
Écart-type	113.62	115.90	113.77

TABLE III: Distribution du délai de bout-en-bout pour la table d'ordonnement, SPQ et FIFO avec un taux moyen de Poisson de 0,125ms

partir de cette étude préliminaire, nous montrons que la table d'ordonnement est un bon compromis. De plus, sa construction pourra être optimisée afin d'offrir la QoS voulue aux flux Ethernet. En effet, l'ordonnement des VLs à des slots de la table (c'est-à-dire la sélection des *offsets*) peut être choisie de manière à *i*) atténuer la gigue induite par le réseau pour les VLs et *ii*) réduire le délai de bout-en-bout et la gigue des flux Ethernet. D'autres investigations examineront le bénéfice de la préemption des trames et l'affectation des *offsets* des VLs par la table d'ordonnement.

RÉFÉRENCES

- [1] Aeronautical Radio Inc. ARINC 664, *Aircraft Data Network, Part 7 : Avionics Full Duplex Switched Ethernet (AFDX) Network*, 2005.
- [2] Wilfried Steiner, Bauer Günther, Hall Brendan, Michael Paulitsch, and Varadarajan Srivatsan. *TTEthernet dataflow concept*. Eighth IEEE International Symposium on Network Computing and Applications, pp. 319-322, 2009.
- [3] Jahanzaib Imtiaz, Jürgen Jasperneite, and Lixue Han. *A performance study of Ethernet Audio Video Bridging (AVB) for Industrial real-time communication*. Emerging Technologies and Factory Automation, 2009. ETFA 2009. IEEE Conference on. IEEE, pp. 1-8, 2009.
- [4] *IEEE Time-Sensitive Networking Task Group*. [Online]. Available : [Http://www.ieee802.org/1/pages/tsn.html](http://www.ieee802.org/1/pages/tsn.html)
- [5] Hussein Charara, Jean-Luc Scharbarg, Jérôme Ermont, Christian Fraboul. *Methods for bounding end-to-end delays on an AFDX network*. ECRTS'2006, pages 193-202, Dresde, July 2006.
- [6] Henri Bauer, Jean-Luc Scharbarg, Christian Fraboul. *Improving the worst-case delay analysis of an AFDX network using an optimized trajectory approach*. IEEE Transactions on Industrial Informatics, vol.6, no 4, pp 521-533, Nov. 2010.
- [7] Xiaoting Li, Jean-Luc Scharbarg, Christian Fraboul. *Worst-case delay analysis on a real-time heterogeneous network*. SIES'2012, Karlsruhe, June 2012.